

Chapitre 3

Les Modes d'Entrées/Sorties

Chargée du cours : Pr. Ch. Bencheriet

Année Universitaire : 2024/2025

Plan du cours

1. Introduction
2. Modes d'E/S
 - 2.1 Mode programmé (Interrogatif (polling)).
 - 2.2 Mode par interruption (liaison directe)
 - 2.3 Accès direct à la mémoire (DMA).
 - a. Canal d'E/S
 - c. Architecture du canal
 - d. Canal sélecteur et canal multiplexeur

23/11/2024 Bus et Entrées-Sorties

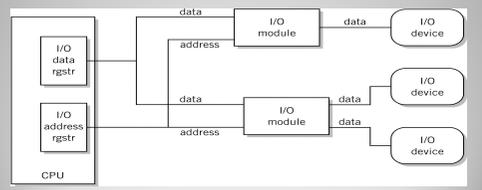
1. Introduction

- C'est le CPU qui prend l'initiative de toute entrée ou sortie.
- Comment gérer les entrées/sorties sans dégrader les performances de toute la machine ?
- On distingue principalement trois façons de gérer les entrées/sorties.
 1. Entrées/sorties programmées (Interrogatif (polling)).
 2. Liaison directe avec **interruption**.
 3. Accès direct à la mémoire (DMA).

23/11/2024 Bus et Entrées-Sorties

2. Entrées/sorties programmées (polling)

- Modèle le plus simple dans lequel le contrôleur E/S est connecté à une paire de registres E/S (donnée et adresse) dans le CPU via un bus
- Processeur central est totalement utilisé pour contrôler et piloter les échanges avec le périphérique.

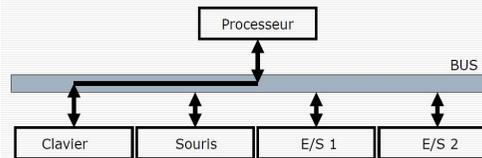


23/11/2024 Bus et Entrées-Sorties

2. Entrées/sorties programmées (polling)

Entrées/sorties programmées (polling)

- ✓ Le CPU interroge le contrôleur à intervalles réguliers pour connaître l'état d'une E/S

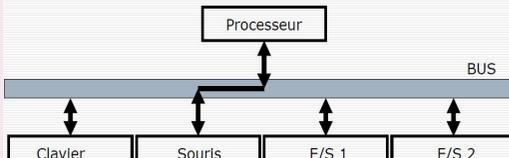


23/11/2024 Bus et Entrées-Sorties

2. Entrées/sorties programmées (polling)

Interrogatif (polling)

- ✓ Le CPU interroge le contrôleur à intervalles réguliers pour connaître l'état d'une E/S



23/11/2024 Bus et Entrées-Sorties

2. Entrées/sorties programmées (polling)

Interrogatif (polling)
 ✓ Le CPU interroge le contrôleur à intervalles réguliers pour connaître l'état d'une E/S

23/11/2024 Bus et Entrées-Sorties 7

2. Entrées/sorties programmées (polling)

Interrogatif (polling)
 ✓ Le CPU interroge le contrôleur à intervalles réguliers pour connaître l'état d'une E/S

23/11/2024 Bus et Entrées-Sorties 8

2. Entrées/sorties programmées (polling)

Interrogatif (polling)
 ✓ Le CPU interroge le contrôleur à intervalles réguliers pour connaître l'état d'une E/S

23/11/2024 Bus et Entrées-Sorties 9

2. Entrées/sorties programmées (polling)

Remarques

- En pratique, il y a plusieurs périphériques connectés au CPU (capacité d'adresser 100 E/S)
- Communication très lente
- Cette interrogation gaspille une grande quantité de temps UC.
- Utilisation: Clavier d'ordinateur.

23/11/2024 Bus et Entrées-Sorties 10

3. Liaison directe avec interruption

Interruption ?
 C'est un signal **asynchrone** pouvant être émis par tout dispositif externe au processeur qui interrompt le travail courant du processeur pour forcer l'exécution d'un **programme** traitant la cause de l'interruption (**la routine d'interruption**)

Exemples

- ☐ Entrée imprévue
- ☐ Situation anormale
- ☐ Instructions illégales

23/11/2024 Bus et Entrées-Sorties 11

3. Liaison directe avec interruption

Le CPU est informé par le contrôleur qu'une tâche est à réaliser via l'envoi d'une requête d'interruption: alors

1. Arrêter le programme en cours ;
2. Sauvegarder l'état de la machine ;
3. Exécuter le programme de service de l'interruption ;
4. Rétablir l'état de la machine ;
5. Reprendre l'exécution du programme interrompu.

23/11/2024 Bus et Entrées-Sorties 12

3. Liaison directe avec interruption

- Le périphérique utilise le mécanisme des interruptions pour signaler qu'il est prêt,
- Tous les périphériques signalent un événement au processeur par le biais d'une ligne d'interruption **unique** en positionnant le signal correspondant,
- Pour prendre en charge les interruptions le système d'exploitation dispose d'un ensemble de **programmes de gestion** des interruptions
- À la réception d'une interruption le programme en cours d'exécution est arrêté au profit du programme de gestion d'interruption

23/11/2024 Bus et Entrées-Sorties 13

4. Accès direct à la mémoire (DMA)

Problème ?

- Le mécanisme d'interruptions est très efficace mais il ne faut pas que le temps utilisé par le processeur pour le programme de gestion d'interruption et du pilote soit trop **important**.

Solutions

- ✓ Diminuer le nombre d'interruptions
- ✓ Chargement à partir de la mémoire principale sans utilisation du processeur central, utilisation du DMA (Direct Memory Access)

23/11/2024 Bus et Entrées-Sorties 14

4. Accès direct à la mémoire (DMA)

Des dispositifs d'accès direct mémoire (**DMA**) sont ajoutés à beaucoup d'ordinateurs pour permettre des transferts d'un grand nombre de mots sans intervention de l'UCT.

- ✓ Le DMA est connecté entre un contrôleur de périphérique et le bus système, permettant ainsi au périphérique d'accéder à la mémoire sans passer par le CPU.
- ✓ C'est un contrôleur spécialisé qui transfère des données entre la mémoire et/ou un composant E/S pendant que l'UCT s'occupe avec d'autres tâches.

23/11/2024 Bus et Entrées-Sorties 15

4. Accès direct à la mémoire (DMA)

Constitution du DMA

Composant matériel comprend

- Un registre d'adresse
- Un registre de comptage
- Un registre de commande (lecture ou écriture)
- Une zone tampon permettant le stockage de données
- Un composant actif, de type processeur

23/11/2024 Bus et Entrées-Sorties 16

4. Accès direct à la mémoire (DMA)

Fonctionnement

- > Le DMA se charge entièrement du transfert d'un bloc de données,
- > Le CPU initialise l'échange en lui donnant :
 1. l'identification du périphérique concerné,
 2. le sens du transfert,
 3. l'adresse en mémoire centrale du premier mot à transférer et le nombre de mots concernés par l'échange,
- > Lorsque l'échange est terminée, le DMA signale au CPU que l'opération est terminée par interruption,

23/11/2024 Bus et Entrées-Sorties 17

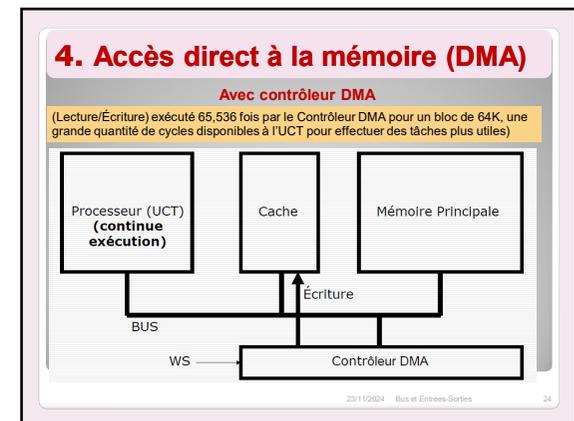
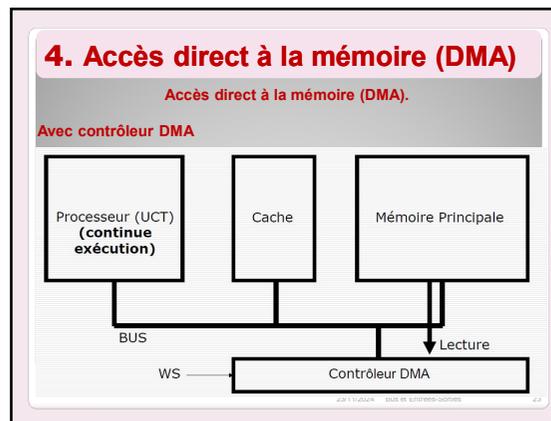
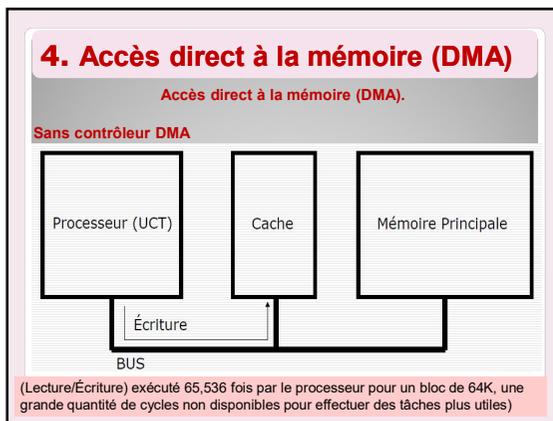
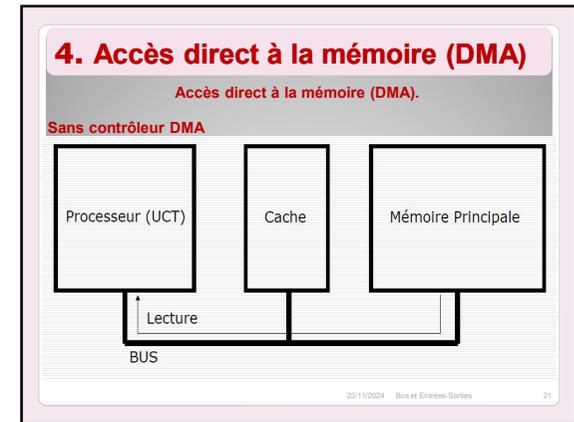
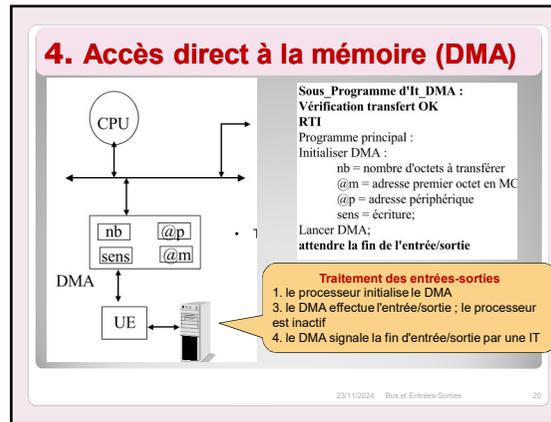
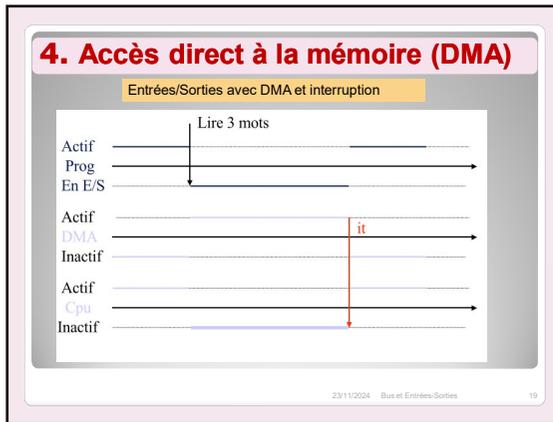
4. Accès direct à la mémoire (DMA)

Processus de transfert

- **Initialisation** : Le processeur programme le contrôleur DMA avec les détails du transfert.
- **Accès direct à la mémoire** : Le contrôleur DMA accède directement à la mémoire sans passer par le processeur.
- **Interruption** : Une interruption est générée pour informer le processeur de la fin du transfert.

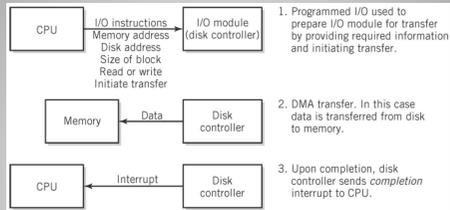
Pendant tout le temps de l'opération d'E/S le processeur central est libre

23/11/2024 Bus et Entrées-Sorties 18



4. Accès direct à la mémoire (DMA)

Exemple: Écriture/Lecture d'un bloc mémoire sur un disque



23/11/2024 Bus et Entrées-Sorties

25

Canal d'E/S du DMA

Définition

Le canal d'entrée/sortie du DMA fait référence au chemin ou à la voie utilisée par le contrôleur DMA pour transférer des données entre la mémoire et les périphériques.

Fonctionnement

Le contrôleur DMA dispose d'un canal d'entrée/sortie dédié qui agit comme une liaison entre la mémoire principale et les périphériques. Le processeur initialise le transfert en programmant le contrôleur DMA via ce canal.

23/11/2024 Bus et Entrées-Sorties

26

Architecture du Canal du DMA

Contrôleur DMA : supervise et coordonne les transferts de données entre les périphériques et la mémoire sans l'intervention constante du processeur.

Registres de Configuration : registres spécifiques programmés par le processeur pour configurer les paramètres du transfert. Ces registres peuvent inclure l'adresse de départ, l'adresse de destination, la quantité de données à transférer, etc.

Registres de Statut : permettent de suivre l'état actuel du transfert, tels que le nombre de données restantes à transférer, l'état d'achèvement, etc.

Bus de Données : Le canal utilise un bus de données pour effectuer le transfert réel des données entre la mémoire et les périphériques

Bus d'Adresse : utilisé pour spécifier les adresses de départ et de destination des données pendant le transfert. Ces adresses sont souvent stockées dans les registres de configuration.

Logique de Contrôle : gère le flux des opérations. Elle décide quand initier un transfert, quand mettre à jour les registres de statut, et comment gérer les interruptions une fois le transfert terminé.

23/11/2024 Bus et Entrées-Sorties

27

Canal sélecteur et canal multiplexeur

Canal Sélecteur

Contrôle plusieurs modules d'E/S à haute vitesse à toute instant.

Il est dédié au transfert des données d'un unique périphérique vers la mémoire.

Canal Multiplexeur

Contrôle plusieurs modules d'E/S à simultanément.

Il répartie la bande passante entre chaque appareil (habituellement basse vitesse) pour chercher les données à tour de rôle.

23/11/2024 Bus et Entrées-Sorties

28