

Les Systèmes d'Interruptions

Par
Dr. Ch. Bencheriet

Les systèmes d'interruptions

25/11/2023

1

Introduction

- Le mécanisme d'interruption qui se trouve à la base du module d'entrées/sorties des SE.
 - Interrompt un programme en cours pour traiter une tâche plus urgente.
 - Prise en compte d'événements asynchrones.
- Objectifs**
- Détecter un événement imprévu: alarme, coupure d'alimentation ...
 - Pas de scrutation permanente: Ex. analogie avec une sonnerie de téléphone
 - Pour exécuter un sous programme appelé sous-programme d'interruption.

Les systèmes d'interruptions

25/11/2023

2

Qu'est ce qu'une Interruption?

Une interruption est un mécanisme qui permet d'interrompre l'exécution d'un processus suite à un événement extérieur ou intérieur et de passer le contrôle à une routine dite "**routine d'interruption**" (traitant d'interruption).

Les systèmes d'interruptions

25/11/2023

3

Les différentes causes d'interruptions

Les interruptions peuvent d'être d'origines diverses, elles sont classées en trois types :

- Externes (matérielles)** (indépendantes du processus) provoquée par un périphérique (clavier, port ES, imprimante ...), etc. Permet de gérer les conflits d'accès au processeur.
- Déroutements (interne trap, exception)** erreur interne du processeur, débordement, division par zéro, défaut de page,... etc.
- Appels systèmes**, se produit lorsqu'un programme en cours d'exécution dans un SE demande des services du noyau (kernel) du système (par exemple, demande d'E/S, lire ou écrire dans des fichiers, allouer de la mémoire, etc),
On l'appelle aussi IT' externe logicielle générée par un programme comme l'instruction assembleur INT'.

Reconnaissance des Interruptions

Différents moyens physique pour déterminer la source d'une IT

Interruptions multi-niveaux

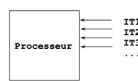
- Chaque équipement est relié à une entrée d'IT particulière sur le micro.

Avantage

- solution techniquement simple

Inconvénients

- coûteuse en broches d'entrée du processeur,



Les systèmes d'interruptions

25/11/2023

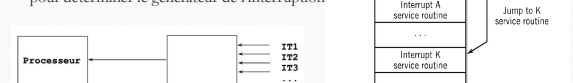
5

Reconnaissance des Interruptions

Interruption ligne unique

Avantage : une seule ligne d'IT sur le processeur

Inconvénient : scrutation des périphériques pour déterminer le générateur de l'interruption



Les systèmes d'interruptions

25/11/2023

6

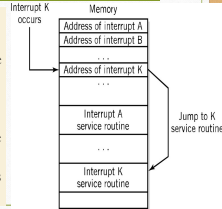
Reconnaissance des Interruptions

Interruption vectorisée

- 1 signal de demande
- un identificateur qui permet le branchement direct sur le sous programme d'IT
- le vecteur est déposé sur le bus de donnée
- il est fourni par un composant appelé Contrôleur d'IT

Avantages : le microprocesseur reconnaît de suite le périphérique qui a déclenché l'IT

Inconvénient : il est nécessaire de gérer des priorités (dépôts simultanés de 2 vecteurs sur le bus)



Détection et prise en charge d'une interruption dans un système simple

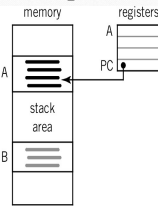
1. Détection d'une interruption
2. Sauvergarde du contexte
3. Recherche de la cause de l'interruption
4. Acquiescement de l'interruption
5. Traitement de l'interruption
6. Restauration du contexte du programme interrompu.

Les systèmes d'interruptions

25/11/2023 8

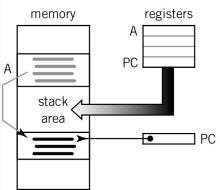
Détection et prise en charge d'une interruption dans un système simple

1. **Détection d'une interruption** : se produit si le processeur identifie qu'un événement externe ou interne nécessite une attention. Peut être déclenché par un signal provenant d'un périphérique matériel, une instruction logicielle spéciale, ...etc
2. **Sauvergarde du contexte**: stocker l'état actuel du processeur, y compris les valeurs des registres, le pointeur d'instruction et d'autres informations pertinentes. Afin de reprendre l'exécution du programme interrompu ultérieurement sans perte d'information.
3. **Recherche de la cause de l'interruption** : identification de la source spécifique qui a déclenché l'interruption. En consultant des registres spécifiques, des tables d'interruption, ou d'autres mécanismes dédiés.



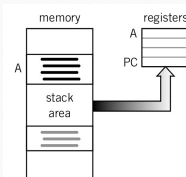
Détection et prise en charge d'une interruption dans un système simple

4. **Acquiescement de l'interruption** : informer le matériel que le processeur a pris connaissance de l'interruption et qu'il est prêt à la traiter. Cela peut impliquer l'envoi d'un signal de retour à la source de l'interruption.
5. **Traitement de l'interruption** : le système exécute le gestionnaire d'interruption approprié, qui est un code conçu pour gérer l'événement spécifique qui a déclenché l'interruption.



Détection et prise en charge d'une interruption dans un système simple

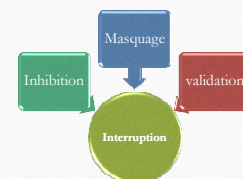
6. **Restauration du contexte du programme interrompu** : dès que le traitement de l'IT terminée, la restauration du contexte consiste à récupérer l'état sauvegardé du processeur (étape 2) pour reprendre l'exécution du programme interrompu là où elle s'était arrêtée.



Les systèmes d'interruptions

25/11/2023 11

Les systèmes hiérarchisés d'Interruptions



Les systèmes d'interruptions

25/11/2023 12

Les systèmes hiérarchisés d'Interruptions

Inhibition d'une interruption

- C'est la désactivation temporaire des interruptions.
- Lorsqu'une interruption est inhibée, le processeur ignore temporairement les signaux d'interruption, évitant ainsi leur traitement pendant cette période.
- L'inhibition est souvent utilisée pour garantir l'intégrité des données dans des situations critiques ou lors de l'exécution de certaines routines sensibles aux interruptions.

Les systèmes d'interruptions

25/11/2023

13

Les systèmes hiérarchisés d'Interruptions

Masquage d'une Interruption

- Se produit lorsque certaines interruptions sont temporairement désactivées ou ignorées par le système généralement en fonction de leur niveau de priorité.
- Les interruptions de niveau inférieur peuvent être masquées pendant le traitement d'une interruption de niveau supérieur.
- Cela aide à gérer la hiérarchie des interruptions en s'assurant que les interruptions les plus importantes sont traitées en premier.

Les systèmes d'interruptions

25/11/2023

14

Les systèmes hiérarchisés d'Interruptions

Validation d'une interruption

- Se produit lorsque le système décide que l'interruption est valide et doit être traitée.
- Elle peut être liée à la vérification de certaines conditions, comme l'état d'un périphérique ou la présence d'un événement spécifique.
- Une fois validée, l'interruption est généralement acquittée et son traitement peut commencer.

Les systèmes d'interruptions

25/11/2023

15

Détection et prise en charge d'une interruption dans un système hiérarchisé

- **Détection d'Interruption dans un Système Hiérarchisé** : implique la reconnaissance d'un événement perturbateur par le matériel ou le logiciel. Les interruptions sont généralement associées à des niveaux de priorité, et le système réagit en conséquence, en suspendant ou en modifiant l'exécution en cours.
- **Prise en Charge d'Interruption dans un Système Hiérarchisé** : implique la gestion ordonnée des interruptions en fonction de leur niveau de priorité. Les routines de traitement d'interruption associées à chaque niveau sont appelées de manière séquentielle, en commençant par le niveau d'interruption le plus élevé. Cela garantit une réponse rapide aux interruptions les plus critiques.

Les systèmes d'interruptions

25/11/2023

16

Codage des niveaux d'IT

- Le codage des niveaux d'interruption dépend de l'architecture spécifique du processeur.
 - Chaque fabricant de processeurs peut avoir sa propre manière de représenter les niveaux d'interruption dans le matériel.
- Exemple** : pour x86, les niveaux d'interruption sont souvent codés en utilisant le registre d'état
- Dans le registre d'état, le bit d'interruption (IF) contrôle si les interruptions matérielles (masquables) sont activées ou désactivées. Lorsque le bit d'interruption est à 1, les interruptions sont activées, et lorsque le bit est à 0, les interruptions sont désactivées.
 - Le niveau d'interruption le plus bas (le niveau le plus prioritaire) est généralement le niveau d'interruption matériel la plus haute priorité.

Les systèmes d'interruptions

25/11/2023

17

Exemple 1: Hiérarchisation des interruptions

Le processeur dispose d'une seule broche INT (interruption) pour recevoir les interruptions.

Que faire si :

- ✓ Deux interruptions arrivent en même temps ?
- ✓ Une interruption survient durant le traitement d'une autre interruption ?

NB : On introduit une notion de priorité (niveau) entre interruptions.

Exemple : 8 niveaux



Les systèmes d'interruptions

25/11/2023

18

Exemple 1: Hiérarchisation des interruptions

Que faire si :

Q. Deux interruptions arrivent en même temps ?

R. On traite d'abord la plus prioritaire

Q. Une interruption survient durant le traitement d'une autre interruption ?

R. Elle interrompt le traitement en cours seulement si elle est de priorité supérieure

Les systèmes d'interruptions

25/11/2023 19

Exemple 2 Hiérarchisation des interruptions

Arrivée IT 5, 6

Traitement IT5,
IT 6 en attente

Arrivée IT 7
IT 6, 7 en attente

Arrivée IT 2
On interrompt
Traitement IT5

Traitement IT2,
IT 6, 7, 5 en attente

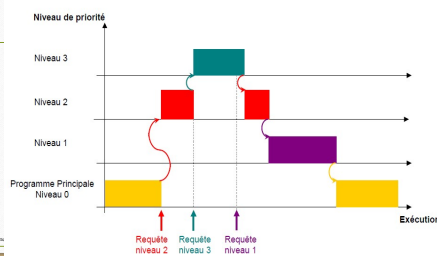
Fin Traitement IT2,
Reprise traitement IT 5

Fin Traitement IT5
Traitement IT 6, puis IT 7

Les systèmes d'Os

20

Exemple 3 : Hiérarchisation des interruptions



Les systèmes

21

Interruption vectorisée

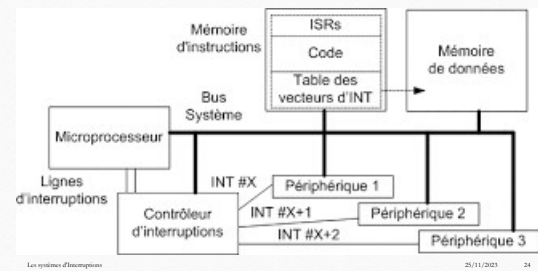
- Une interruption vectorisée, également appelée interruption vectorielle, fait référence à un mécanisme par lequel une interruption est associée à un vecteur d'interruption spécifique.
- Chaque type d'interruption a un **numéro d'interruption** unique qui est utilisé comme indice dans une table appelée table des vecteurs d'interruption.
- Ce vecteur d'interruption pointe vers le gestionnaire d'interruption approprié.

Les systèmes d'interruptions

25/11/2023 22

Interruption vectorisée

- Le processus de gestion des interruptions vectorisées peut être décrit en plusieurs étapes :
- 1. **Génération de l'Interruption** : Un événement, tel qu'une demande d'un périphérique d'entrée/sortie, génère une interruption.
- 2. **Identification de la Source** : Le numéro d'interruption est associé à la source spécifique de l'interruption. Chaque source d'interruption a un numéro d'interruption unique.
- 3. **Accès à la Table des Vecteurs d'Interruption** : Le numéro d'interruption est utilisé comme indice pour accéder à la table des vecteurs d'interruption. Cette table est généralement stockée en mémoire et contient des adresses mémoire correspondant aux gestionnaires d'interruption.
- 4. **Transfert de Contrôle** : Le processeur transfère le contrôle vers le gestionnaire d'interruption dont l'adresse est indiquée dans le vecteur d'interruption. Cela conduit à l'exécution du code spécifique au traitement de cette interruption.
- 5. **Traitement de l'Interruption** : Le gestionnaire d'interruption prend en charge le traitement de l'événement associé à l'interruption. Cela peut inclure la manipulation de données, la communication avec le périphérique, ou d'autres actions nécessaires.



Les systèmes d'interruptions

25/11/2023 24

Remarque

- ✓ L'utilisation de vecteurs d'interruption simplifie la gestion des différentes sources d'interruption dans un système.
- ✓ Chaque type d'interruption est associé à une adresse mémoire spécifique, facilitant ainsi le traitement sélectif des interruptions.
- ✓ Ce mécanisme est couramment utilisé dans les architectures matérielles modernes pour organiser efficacement la gestion des interruptions.