

Durée : 2 heures
Niveau d'étude : 2^{ème} Année Ingénieur

Examen de Architecture des Ordinateurs 2

Exercice N°1 (5 pts)

Corriger le faux et justifier le vrai dans ce qui suit :

1. On parle de « **défaut de cache** » si au moment d'un transfert de donnée, la mémoire cache est pleine et ne peut pas recevoir tous les blocs. **(Faux)**

R1 Lors d'une requête à une donnée (lecture), la présence de cette donnée dans le cache est testée. Si la donnée est présente (**succès de cache**), elle est lue à partir du cache. Si elle est absente (**défaut de cache**), la zone de la mémoire centrale à laquelle elle appartient est chargée dans le cache (dans une zone libre ou en remplacement d'une zone non utilisée).

2. Un séquenceur micro-programmé est plus flexible qu'un séquenceur câblé. **(Vrai)**

R2 IL offre une plus grande flexibilité car le microprogramme peut être modifié sans altérer le matériel physique. Cela facilite la mise à jour des instructions et l'adaptation du séquenceur à différentes tâches ce qui n'est pas le cas du séquenceur câblé inflexible et difficile à modifier une fois câblé.

3. L'inhibition d'une interruption se produit lorsque le système décide que l'interruption est valide et doit être traitée. **(Faux)**

R3 C'est la désactivation temporaire des interruptions. Lorsqu'une interruption est inhibée, le processeur ignore temporairement les signaux d'interruption, évitant ainsi leur traitement pendant cette période.

4. Le pooling est un mode de gestion des Entrées/Sorties, programmé qui permet d'éviter le gaspillage du temps processeur ? **(Faux)**

R4 Lors de l'application du mode pooling le CPU interroge le contrôleur à intervalles réguliers pour connaître l'état d'une E/S. Cette interrogation gaspille une grande quantité de temps du processeur.

5. Un contrôleur de périphériques peut être connecté à plusieurs périphériques et de différents types. **(Vrai)**

R5 Exemple l'USB : on a plusieurs ports USB sur ordinateur, mais ceux-ci sont gérés par un seul contrôleur USB.

Les périphériques connectés à un même contrôleur peuvent être différents, C'est le cas pour tout ce qui est des contrôleurs PCI, USB et autres. On peut connecter en USB aussi bien des clés USB, des imprimantes, des scanners, des lecteurs DVD et bien d'autres. Mais leur respect du standard USB les rend compatible.

Exercice N°2 (5 pts)

1. Nous disposons d'une mémoire principale de 64 Mio mots avec un registre RIM de 32 bits.

RIM : registre instruction mémoire = 32 bits, RAM : registre adresse mémoire = ? bits.

- a. **Calculer sa capacité en Mio et en Gio**

$$C = 64 \text{ Mio Mots de } 32 \text{ bits} = 2^{26} \cdot 32 = 2^{20} \cdot 2^6 \cdot 4 \text{ oct} = \mathbf{256 \text{ Mio}}$$

$$= \frac{1}{2^2} (2^2 \times 2^{28}) = \frac{1}{2^2} (2^{30}) = \frac{1}{4} \text{ Gio}$$

- b. **Déterminer la taille du registre RAM**

On a $C = 2^{26}$ Mots de 32 bits donc **RAM = 26 bit**

2. Nous voulons étendre la mémoire principale à 1 Gio avec des boîtiers mémoire de capacité 64 Mio.

- a. **Calculer le nombre de boîtiers nécessaires à l'extension de cette mémoire.**

$$\begin{aligned} \text{Taille de la zone d'extension} &= \text{Taille_Mémoire_désirée} - \text{Taille_Mémoire_existante} \\ &= 1 \text{ Gio} - 256 \text{ Mio} = 2^{10} \text{ Mio} - 256 \text{ Mio} \\ &= (1024 - 256) \text{ Mio} = \mathbf{768 \text{ Mio}} \end{aligned}$$

$$\text{Nombre de boîtier : } N = \frac{768 \text{ Mio}}{64 \text{ Mio}} = \mathbf{12 \text{ Boîtiers}}$$

- b. **Quel est le nombre de bit d'adresse nécessaire pour adresser toute la mémoire.**

$$C' = 1 \text{ Gio} = \frac{1}{4} \times 2^{30} \text{ Mots de } 32 \text{ bits} = 2^{28} \text{ Mots de } 32 \text{ bits} \text{ soit } \mathbf{28 \text{ bits}} \text{ d'adresse}$$

3. Dans cette mémoire nous avons stocker une image de 16x16 pixels (éléments images) où le premier pixel occupe l'adresse (6F)_H et le **deuxième** se trouve à l'adresse (73)_H.

- a. **Calculer le nombre de mots mémoire occupé par un pixel de l'image.**

$$73 - 6F = \mathbf{4 \text{ mots}} \text{ mémoires occupés par un pixel.}$$

- b. Calculer l'espace mémoire occupée par cette image.

$$T_{\text{image}} = 4 \times 32 \times 16 \times 16 = 4096 \text{ Octs} = \mathbf{4 \text{ Kio}}$$

4. Si le cycle-mémoire est de 0.4 μs, calculer le temps de lecture du fichier image par le processeur.

$$\text{Débit binaire de la mémoire : } D = \frac{\text{Taille Mot}}{\text{cycle}} = \frac{32 \text{ Oct}}{0.4 \mu\text{s}} = 80 \text{ Mbits/s} = \mathbf{10 \text{ Mo/s}}$$

$$\text{Le temps de lecture du fichier image : } \frac{4 \text{ Kio}}{10 \text{ Mo}} = \mathbf{0.4 \text{ ms}}$$

Exercice N°3 (5 pts)

1. Nous voulons calculer le temps l'occupation du processeur durant la gestion d'un disque dur par entrées-sorties programmées et par DMA. L'horloge processeur fonctionne à une fréquence de 50 MHz.

- Une opération d'interrogation d'un périphérique coûte 100 cycles horloge. Le disque transfère des données au processeur par blocs de quatre octets et possède un débit de 2 Mo/seconde.
 - L'initialisation du DMA par le processeur nécessite 1 000 cycles horloge. Le traitement de l'interruption en fin de transfert DMA nécessite 500 cycles horloge. Chaque transfert DMA concerne 4 Ko de données et le disque est actif à 100 %.

a. Calculez le temps processeur consommée pour la gestion de l'unité de disque par les deux modes (interrogation et DMA).

Cas par interrogation :

Le disque transfère les données à un débit de 2 Mo/s. Comme les transferts s'effectuent par blocs de 4 octets, il faut 512 Ko interrogations par seconde : $2\text{Mio} / 4 = 512 \text{ Ko}$ interrogations

On a une interrogation = 100 cycles donc 512 Ko interrogations par seconde représentent $500 \cdot 2^{10} \cdot 100 = 51,2 \cdot 10^6$ cycles par secondes, ce qui constitue $51,2 \cdot 10^6 / (50 \cdot 10^6) = 100 \%$ des cycles du processeur !

Cas par DMA

Chaque transfert par DMA prend $4 \text{ Ko} / 2 \text{ Mo} = 2 \cdot 10^{-3}$ secondes.

Comme le disque transfère continuellement; il faut $1\ 000 + 500/2 \cdot 10^{-3} = 750 \cdot 10^3$ cycles par seconde, ce qui représente $750 \cdot 10^3 / (50 \cdot 10^6) = 1,5 \%$ des cycles du processeur.

b. Donnez vos conclusions.

Avec le mode de transfert par interrogation le processeur est occupé tout le temps par contre si le transfert s'effectue par DMA le processeur gaspille un minimum temps car c'est le DMA qui s'en charge des échanges

2. Pour améliorer les performances du processeur nous lui avons associé une mémoire cache ayant une étiquette composé de 21 bits dont 16 bits pour l'adressage des blocs en mémoire. Si les mots mémoire sont de 1 octet calculer :

a. Nombre de mot dans chaque bloc.

Nombre de bits d'adressages des mots des blocs : $21 - 16 = 5$ bits

Nombre mots par bloc = $2^5 = 32$ mots

b. La capacité du cache si le cache est constitué de 64 ki lignes.

On a 32 mots par bloc, le mot est de 1 byte donc la taille du bloc (ligne) est 32 octets

$C_{\text{cache}} = 64 \text{ ki} \times 32 = 2 \text{ kio}$

c. En déduire l'adresse du dernier mot du bloc : 0x10AB88

L'adressage des mots concerne uniquement le 5 bits LSB,

Le dernier mot implique un forçage des 5 bits à 1 ce qui donne : **0x10AB9F**

Exercice N°4 (5 pts) (Micro-interrogation 2)

1. Soit une machine ayant les types d'interruptions suivantes :

a. Classer ces interruptions par ordre de priorité.

1. Défaillance d'alimentation.
2. Division par zéro,
3. Appel système,
4. Interruption provoqué par une imprimante,

b. Extraire celles qui sont non masquable ? (justifier votre réponse)

Les interruptions non masquables sont : Défaillance d'alimentation, Division par zéro,

Pour les raisons suivante :

- Une défaillance d'alimentation peut entraîner l'arrêt complet du système. Dans de nombreux cas, c'est une situation grave et irrécupérable qui nécessite une attention immédiate.
- La division par zéro est une opération mathématique indéfinie, et tenter de la réaliser peut conduire à des résultats imprévisibles et à un comportement instable du programme. En arrêtant immédiatement le programme lorsqu'une division par zéro est détectée, on peut éviter des erreurs potentielles et des conséquences graves sur la stabilité du système.

c. Lesquelles sont considérées comme déroutements (exceptions) ?

Le déroutement ou exception est une erreur interne du processeur générée lors de l'exécution d'un programme dans les cas présents il n'ya que **la division par zéro** qui peut être considéré de tel.

2. On considère à présent une machine avec les 5 niveaux d'interruptions numérotées de 1 à 5 (table1).

- La machine doit exécuter un programme de niveau 0 (N₀) qui commence l'instant t₀.
- Le niveau d'interruptions 5 étant le plus prioritaire.
- La table 1 donne la longueur de chaque programme P0, P1, P2, P3, P4, P5, dans chaque niveau, ainsi que les parties qui masquent ou démasquent les niveaux.
- On donne :

- Int_n** : Appel du niveau n
- M_n** : Masquage du niveau n
- D_n** : Démasquage du niveau n

Compléter le chronogramme de la gestion des interruptions par le processeur sur la figure 1.

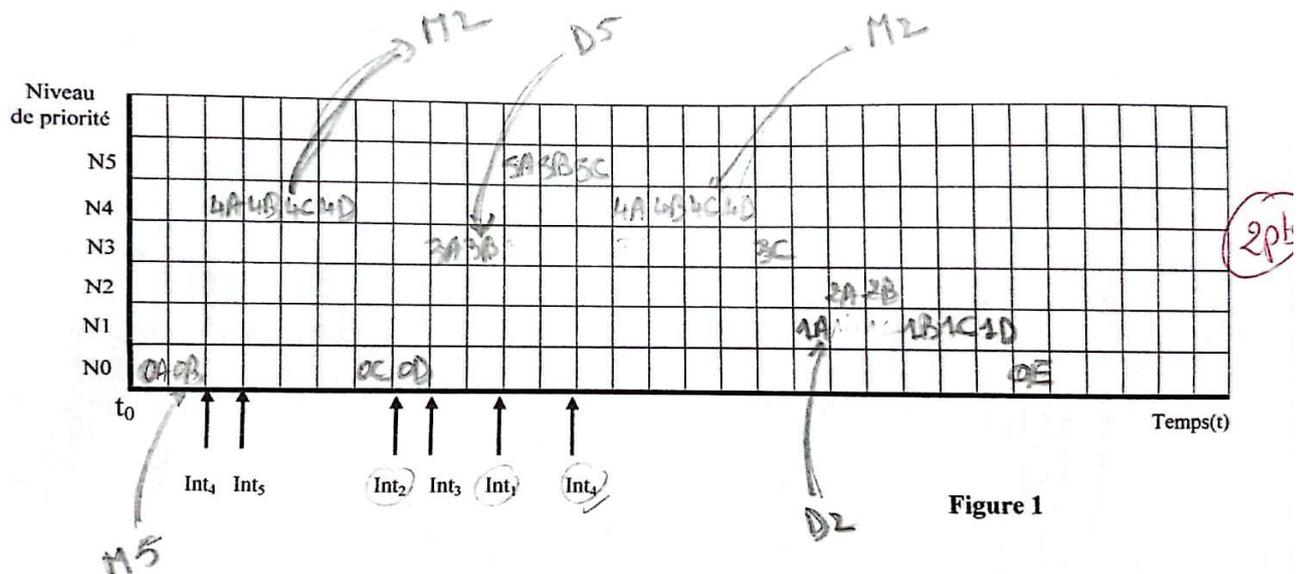


Figure 1