

Architecture des ordinateurs 2

Pr. Ch. Bencheriet

CORRECTION SÉRIE N° 2

EXERCICE 3

Nous voulons concevoir une mémoire principale (MP) 2048 Ki mots de 2 octets à partir de circuits mémoire ayant un RAM de 21 bits et un RIM de 4 bits.

1. Quelle est la taille du bus de données et d'adresse de la MP.
2. Calculer la capacité de la MP en Mio.
3. Calculer la capacité des circuits mémoire en Mio.
4. Calculer le nombre de circuit nécessaire à la réalisation de la MP en spécifiant l'extension ligne et l'extension colonne?
5. Dresser le logigramme de la MP.
6. Quelles sont les puces mémoires actives lors de la lecture de l'adresse 0x0FFFFF

EXERCICE 3

1. Taille du bus de données et d'adresse de la MP:

une mémoire principale (MP) 2048 Ki mots de 2 octets

Bus de données = 16 bits,

$C = 2048 \text{ Ki mots} = 2^{21} \text{ mots}$ donc **Bus adresse** = 21 bits

2. Calcul de la capacité de la MP en Méga-octets :

$C = 2048 \text{ Ki} \times 16 = 2 \text{ Mi} \times 16 \text{ bits} = 4 \text{ Mio}$

3. Calcul de la capacité des circuits mémoires en Méga-octets

RAM = 21 bits, RIM = 4 bits

$C = 2^{21} \times 4 = 1 \text{ Mio}$

4. Calcul du nombre de boitiers mémoire :

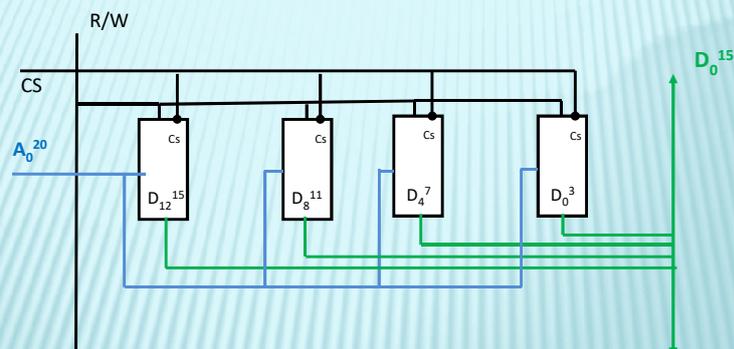
$N = 4 \text{ Mio} / 1 \text{ Mio} = 4 \text{ boitiers}$

Extension lignes : $P = 2^{21} \text{ mots} / 2^{21} \text{ mots} = 1 \text{ ligne}$

Extension colonnes : $Q = 16 \text{ bits} / 4 \text{ bits} = 4 \text{ colonnes}$

EXERCICE 3

5. Logigramme de la MP.



6. Quelles sont les puces mémoires actives lors de la lecture de l'adresse 0x0FFFFF

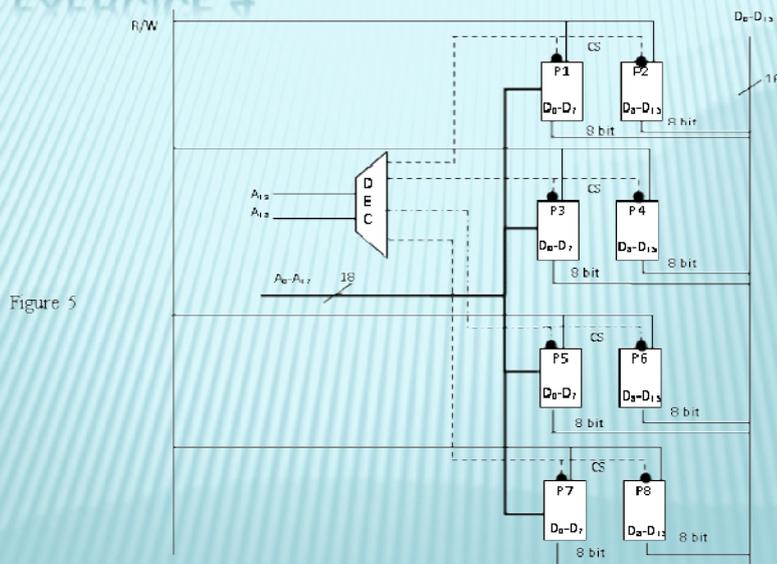
✓ Toutes les puces mémoires sont actives lors de la lecture de l'adresse 0x0FFFFF car on a une seule ligne de puce qui sont activent toutes en même temps.

EXERCICE 4

Soit le câblage de la mémoire principale de la figure 5

1. Calcul pour les puces :
 - a. La largeur des mots : **8 bits** (D_0-D_7)
 - b. Le nombre de mots par puce : $(A_0-A_{17}) = 18$ bits, donc Nombre de Mots = 2^{18} mots = **256 Ki mots**
 - c. La capacité en Kio = 256 Ki mots x 8 bits = **256 Kio**.
2. Calcul pour la mémoire principale :
 - a. La largeur des mots = Bus de données (D_0-D_{15}) = **16 bits**
 - b. Le nombre de mots : Bus d'adresses (A_0-A_{19}) = 20 bits donc nombre mots = 2^{20} mots = **1Mi mots**
 - c. La capacité en Mio = 1Mi mots x 16 bits = **2 Mio**.
 - d. Exprimer la capacité calculée en :
 - mots de 8 bits = **2 Mi mots de 8 bits**.
 - mots de 4 bits = **4 Mi mots de 4 bits**.
3. Combien de puces mémoire il faut rajouter pour avoir une MP de 4 Mio : **8 Puces**

EXERCICE 4



EXERCICE 4

4. Quelles sont les puces mémoires actives lors de la lecture des adresses : **0x3CAF0** et **0xCCAF0**. (justifiez votre réponse)

Nous avons un bus adresse de 20 bits dont A_{18} et A_{19} pour la sélection des boîtiers tel que :

A_{18}	A_{19}	Puces actives
0	0	P_1 et P_2 Actives
0	1	P_3 et P_4 Actives
1	0	P_5 et P_6 Actives
1	1	P_7 et P_8 Actives

Donc pour

L'adresse **0x3CAF0** : $A_{18} = 0$ et $A_{19} = 0$ puces P_1 et P_2 Actives

L'adresse **0xCCAF0** : $A_{18} = 1$ et $A_{19} = 1$ puces P_7 et P_8 Actives

EXERCICE 5

Un processeur **64 bits** stocke les données binaires qu'il traite dans des circuits intégrés de mémoire RAM. La capacité de chaque circuit mémoire est de **4 Mio**, les données binaires étant organisées en mots de **64 bits**. La capacité totale de l'ensemble des mémoires vives est de **32 Mio**.

1. De combien de circuits différents est constitué l'ensemble de la mémoire vive associée à ce processeur ?
2. Donner le nombre de cases mémoires disponibles dans chaque circuit RAM ainsi que le nombre total de cases mémoires pour l'ensemble des circuits.
3. Quelle doit être la taille minimum du bus d'adresse de ce processeur ? Quelle est l'adresse la plus haute et l'adresse la plus basse (en hexadécimal) accessible par le processeur ?

La taille du bus d'adresse sera désormais la taille minimum que vous venez de trouver.

4. Parmi l'ensemble des bits constituant le bus adresse, donner le nombre de bits réservés à la sélection d'un circuit mémoire (boîtier) et le nombre de bits réservés à la sélection d'un emplacement dans cette mémoire.
5. Donner les adresses de début et de fin des quatre premiers circuits en complétant le tableau ci-dessous.

EXERCICE 5

1. De combien de circuits différents est constitué l'ensemble de la mémoire vive associée à ce processeur ?

$C_{mp} = 32 \text{ Mio}$, $C_{puce} = 4 \text{ Mio}$ donc $N = 32 \text{ Mio} / 4 \text{ Mio} = 8 \text{ puces}$ (circuits)

2. Donner le nombre de cases mémoires disponibles dans chaque circuit RAM ainsi que le nombre total de cases mémoires pour l'ensemble des circuits.

Nombre de mots de chaque RAM : $N1 = 4 \text{ Mio} / 64 = 512 \text{ Ki mots}$ de 64 bits

Nombre de mots de l'ensemble des circuits : $N2 = 32 \text{ Mio} / 64 = 4 \text{ Mi mots}$ de 64 bits.

3. Quelle doit être la taille minimum du bus d'adresse de ce processeur ?

On à 4 Mi mots = 2^{22} mots donc bus adresse de **22 bits**.

Quelle est l'adresse la plus haute et l'adresse la plus basse (en hexadécimal) accessible par le processeur ?

- × L'adresse la plus haute est **0x3FFFFFF**
- × L'adresse la plus basse est **0x000000**

EXERCICE 5

4. Parmi l'ensemble des bits constituant le bus adresse, donner le nombre de bits réservés à la sélection d'un circuit mémoire (boitier) et le nombre de bits réservés à la sélection d'un emplacement dans cette mémoire.

Bus adresse MP est de 22 bits, bus adresse circuits mémoire est de 19 bits donc :

$22 - 19 = 3$ bits on a donc :

- **19 bits** pour la sélection d'un emplacement mémoire (A_0-A_{18})
- **3 bits** pour la sélection de boitiers mémoire ($A_{19}-A_{21}$)

5. Donner les adresses de début et de fin des quatre premiers circuits en complétant le tableau ci-dessous.

Circuit	A_{21}	A_{20}	A_{19}	A_{18}	A_{15}	A_{12}	A_{11}	A_8	A_7	A_4	A_3	A_0	Adresse Hexadécimale
RAM 3	0	1	1	1	1	1	1	1	1	1	1	1	Fin 1FFFFFF
	0	1	1	0	0	0	0	0	0	0	0	0	Début 180000
RAM 2	0	1	0	1	1	1	1	1	1	1	1	1	Fin 17FFFF
	0	1	0	0	0	0	0	0	0	0	0	0	Début 100000
RAM 1	0	0	1	1	1	1	1	1	1	1	1	1	Fin 0FFFFF
	0	0	1	0	0	0	0	0	0	0	0	0	Début 080000
RAM 0	0	0	0	1	1	1	1	1	1	1	1	1	Fin 07FFFF
	0	0	0	0	0	0	0	0	0	0	0	0	Début 000000